



OKI.618

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re PATENT APPLICATION of

Shunji Takase

Serial No.: 10/761,224

Group Art Unit: 2826

Filed: January 22, 2004

Examiner: F. Erdem

For: SEMICONDUCTOR DEVICE

**CLAIM OF PRIORITY**

U.S. Patent and Trademark Office  
220 20<sup>th</sup> Street S.  
Crystal Plaza Two, Lobby, Room 1B03  
Arlington, VA 22202

Date: November 30, 2004

Sir:

Applicant, in the above-identified application, hereby claims the priority date  
under the International Convention of the following Japanese application:

Appln. No. 2003-340161

filed September 30, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS & WHITT, P.L.L.C.

Andrew J. Telesz, Jr.  
Registration No. 33,581

One Freedom Square  
11951 Freedom Drive, Suite 1260  
Reston, Virginia 20190  
Tel. (703) 715-0870  
Fax. (703) 715-0877

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    9 月 3 0 日  
Date of Application:

出 願 番 号                      特 願 2 0 0 3 - 3 4 0 1 6 1  
Application Number:

(ST. 10/C):                      [ J P 2 0 0 3 - 3 4 0 1 6 1 ]

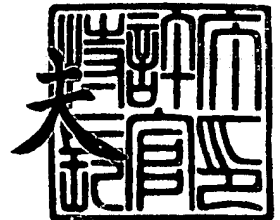
願                      人  
Applicant(s):                      沖電気工業株式会社  
   宮城沖電気株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2 0 0 3 年 1 2 月 2 4 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



BEST AVAILABLE COPY

出証番号    出証特 2,003-3106684

【書類名】 特許願  
【整理番号】 MA001444  
【提出日】 平成15年 9月30日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01H 85/00  
【発明者】  
    【住所又は居所】 宮城県黒川郡大衡村沖の平 1 番 宮城沖電気株式会社内  
    【氏名】 高瀬 俊二  
【特許出願人】  
    【識別番号】 000000295  
    【氏名又は名称】 沖電気工業株式会社  
【特許出願人】  
    【識別番号】 591048162  
    【氏名又は名称】 宮城沖電気株式会社  
【代理人】  
    【識別番号】 100083840  
    【弁理士】  
    【氏名又は名称】 前田 実  
【選任した代理人】  
    【識別番号】 100116964  
    【弁理士】  
    【氏名又は名称】 山形 洋一  
【手数料の表示】  
    【予納台帳番号】 007205  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9003703  
    【包括委任状番号】 0101807

**【書類名】 特許請求の範囲****【請求項 1】**

基板と、  
その上に形成された第 1 の絶縁体層と、  
その上に形成された第 1 の導電体層と、  
その上に形成された第 2 の絶縁体層と、  
その上に形成された第 2 の導電体層と、  
前記第 2 の絶縁体層を縦に貫通する孔の側面に形成された側壁と、  
前記側壁の内側の空間を埋める導電性材料で形成され、下端が前記第 1 の導電体層に接続され、上端が前記第 2 の導電体層に接続されたヒューズと  
を有する半導体装置。

**【請求項 2】**

前記ヒューズと前記第 2 の導電体層とが同じ材料で形成されていることを特徴とする請求項 1 に記載の半導体装置。

**【請求項 3】**

前記側壁は、前記貫通孔の内面上に形成された第 1 の層と、第 2 層の内側に形成された第 2 の層とを含み、前記第 1 層が窒化珪素で形成され、前記第 2 層が酸化珪素で形成されていることを特徴とする請求項 1 に記載の半導体装置。

**【請求項 4】**

前記側壁はその厚さが、前記基板側が最も小さく、前記基板から遠ざかるにつれ次第に大きくなるものであることを特徴とする請求項 1 に記載の半導体装置。

**【請求項 5】**

絶縁体層を縦に貫通する導電性材料からなるヒューズを備えた半導体装置の製造方法であって、  
前記絶縁体層を縦に貫通する孔を形成する工程と、  
前記孔の壁面に側壁を形成する工程と、  
前記側壁が形成された孔を前記導電性材料で埋めることによりヒューズを形成する工程と  
を含む半導体装置の製造方法。

**【請求項 6】**

基板の上に第 1 の絶縁体層を形成する工程と、  
その上に第 1 の導電体層を形成する工程と、  
その上に第 2 の絶縁体層を形成する工程と、  
前記第 1 の絶縁体層を縦に貫通する孔を形成する工程と、  
前記孔の壁面に側壁を形成する工程と、  
前記側壁が形成された孔を前記導電性材料で埋めることにより、下端が前記第 1 の導電体層に接続されたヒューズを形成する工程と、  
前記第 2 の絶縁体層の上に、下面において前記ヒューズの上端と接続された第 2 の導電体層を形成する工程と  
を有する半導体装置の製造方法。

**【請求項 7】**

前記ヒューズと前記第 2 の導電体層とが同じ材料で形成されることを特徴とする請求項 6 に記載の半導体装置の製造方法。

**【請求項 8】**

前記側壁は、前記貫通孔の内面上に形成された第 1 の層と、第 2 層の内側に形成された第 2 の層とを含み、前記第 1 層が窒化珪素で形成され、前記第 2 層が酸化珪素で形成されることを特徴とする請求項 5 又は 6 に記載の半導体装置の製造方法。

**【請求項 9】**

前記側壁はその厚さが、前記基板側が最も小さく、前記基板から遠ざかるにつれ次第に大きくなるものであることを特徴とする請求項 6 に記載の半導体装置の製造方法。

**【書類名】明細書****【発明の名称】半導体装置及びその製造方法****【技術分野】****【0001】**

本発明はヒューズを備えた半導体装置、及びその製造方法に関する。

**【背景技術】****【0002】**

半導体装置において、ヒューズは、メモリにおける冗長置換による欠陥救済や、抵抗回路における抵抗値の調整、即ちトリミングのために用いられる。従来のヒューズの一例が下記の特許文献1に示されている。

**【0003】**

**【特許文献1】特開2000-243213公報**

**【0004】**

このヒューズは、基板の表面に垂直に配置されたものであり、絶縁体層を貫通し、基板表面の導電性経路に接続されている。このように縦型にすることにより、半導体チップ上でヒューズが占める面積が小さいという利点を有する。

**【0005】**

このヒューズは、ヒューズ自体に流れる電流のジュール熱により溶断されるものであり、断面積を小さくするほど、ジュール熱が大きくなり、また溶断しやすくなる。また、ヒューズが小さいほど、半導体装置を小さくすることができる。これはヒューズの寸法を小さくできるのみならず、ヒューズに接続されてヒューズ切断用の電流を流す部分の寸法をヒューズに合わせて小さくできるからである。

**【0006】**

特に半導体装置を構成する集積回路の大規模化に伴い、1チップに搭載されるヒューズの数が増加する傾向にあり、個々のヒューズの寸法がチップ全体の寸法に与える影響はますます大きくなっている。

**【発明の開示】****【発明が解決しようとする課題】****【0007】**

しかるに、従来のヒューズには、その断面積が、微細加工技術で規定される最小寸法までしか小さくすることができないという問題があった。

**【0008】**

本発明は、ヒューズの断面積を小さくし、したがって、ヒューズに接続される配線の断面を小さくすることができるようにすることを目的とする。

提供することを目的とする。

**【課題を解決するための手段】****【0009】**

本発明の半導体装置は、

基板と、

その上に形成された第1の絶縁体層と、

その上に形成された第1の導電体層と、

その上に形成された第2の絶縁体層と、

その上に形成された第2の導電体層と、

前記第2の絶縁体層を縦に貫通する孔の側面に形成された側壁と、

前記側壁の内側の空間を埋める導電性材料で形成され、下端が前記第1の導電体層に接続され、上端が前記第2の導電体層に接続されたヒューズと

を有する。

**【0010】**

本発明の半導体装置の製造方法は、

絶縁体層を縦に貫通する導電性材料からなるヒューズを備えた半導体装置の製造方法で

あって、

前記絶縁体層を縦に貫通する孔を形成する工程と、

前記孔の壁面に側壁を形成する工程と、

前記側壁が形成された孔を前記導電性材料で埋めることによりヒューズを形成する工程と

を含む。

#### 【発明の効果】

##### 【0011】

本発明によれば、絶縁体層にあけた貫通孔の内側に側壁を形成し、その内側のみを導電体で埋めることによりヒューズを形成しているの、ヒューズの断面積を貫通孔の断面積よりも小さくすることができ、従って、貫通孔を作成する際の微細加工技術上の寸法限界以下の断面積を有するヒューズを作成することができる。従って、ヒューズのみならずそれに接続されて溶断電流を流す部分の断面乃至は線幅を小さくすることができ、ひいては、半導体装置全体の寸法を小さくすることができる。

#### 【発明を実施するための最良の形態】

##### 【0012】

図1に、本発明の一実施の形態の半導体装置10を示す。この半導体装置10は、半導体基板12と、その上に形成された第1の絶縁体層14と、その上に形成された第1の導電体層16と、その上に形成された第2の絶縁体層18と、その上に形成された第2の導電体層20と、その上に形成された第3の絶縁体層22とを含む。

##### 【0013】

半導体基板12は、例えばシリコン基板である。第1の絶縁体層14は、例えば酸化珪素で形成されている。

##### 【0014】

第1の導電体層16は、金属、例えばアルミニウムで形成されており、配線を構成する。第2の絶縁体層18は、例えば酸化珪素で形成されている。

##### 【0015】

第2の導電体層20は、金属、例えばアルミニウムで形成されており、配線を形成する。第3の絶縁体層22は、例えば酸化珪素で形成されている。

##### 【0016】

第2の絶縁体層18には、絶縁体層18を縦に即ち基板12の表面に垂直な方向に貫通する貫通孔24が形成され、貫通孔24の壁面には、側壁26が形成されている。

この側壁26は、貫通孔24の壁面上の形成された第1層28と、第1層28上（第1層28の内側）に形成された第2層30とからなる。

##### 【0017】

第1層28は、例えば窒化珪素で構成され、第2層30は例えば酸化珪素で構成されている。

##### 【0018】

側壁26の内側に形成された空間を埋めるように導電体32が形成されている。この導電体32は、ヒューズを構成するものであり、第1の導電体層14と第2の導電体層18とを互いに接続する。

##### 【0019】

以下に上記のヒューズ32を含む半導体装置の製造方法を説明する。

まず、図2に示すように、基板12の上に第1の絶縁体層14を形成し、次に第1の導電体層16を形成する。導電体層16は、例えば全面に金属層を形成したのち、パターニングすることにより形成することができる。次に、第2の絶縁体層18を形成する。

##### 【0020】

次に、図4に示すように、第2の絶縁体層18に貫通孔24を形成する。この貫通孔24は断面が例えば円形である。

貫通孔24の形成はフォトリソグラフィにより行なわれる。即ち、例えば、図3に示

すように、絶縁体層 16 の全面にレジスト膜 34 を形成し、これを選択的に露光し、レジスト膜 34 をパターニングすることにより、貫通孔 24 (図 4) の形成予定領域に貫通孔 36 を有するレジストパターン 34 を得る。このレジストパターン 34 をマスクにして絶縁体層 16 をエッチングすることにより、貫通孔 24 を形成する。レジストパターン 34 の貫通孔 36 のサイズは、選択的露光の解像度による制約を受ける。

#### 【0021】

次に、図 5 に示すように、レジストパターン 34 を除去し、貫通孔 24 に側壁 26 の第 1 層 28 を形成する。例えば、側壁 26 の第 1 層 28 の材料となる窒化珪素の膜を例えば、 $\text{SiH}_2\text{Cl}_2$  と  $\text{NH}_4$  をガスとした L P - C V D (減圧 C V D) により基板の全面に形成したのち、異方性エッチングを行うことにより第 1 層 28 を形成する。

#### 【0022】

次に、図 6 に示すように、貫通孔 24 の側壁 26 の第 1 層 28 の内側に第 2 層 30 を形成する。例えば、第 2 層 30 の材料となる酸化珪素の膜を例えば、 $\text{SiH}_4$  と  $\text{N}_2\text{O}$  をガスとした L P - C V D により基板の全面に形成したのち、異方性エッチングを行うことにより第 2 層 30 を形成する。

第 1 層 28 及び第 2 層 30 を上記のように形成することにより、側壁 26 が形成され、その内側に縦方向に延びた空間 38 が形成される。

#### 【0023】

第 1 層 28 及び第 2 層 30 はともに、その厚さが、貫通孔 24 の上端部分 (基板 10 に最も遠い部分) で最も小さく、下側ほど (基板 10 に近づくほど) 次第に大きくなる。従って、側壁 26 の全体の厚さも、貫通孔 24 の上端部分で最も小さく、下側ほど次第に大きくなる。

#### 【0024】

空間 38 は、横断面が貫通孔 24 と同じく略円形であり、横断面積が貫通孔 24 よりも小さい。空間 38 の横断面積は、側壁 26 の厚さの変化に伴い、貫通孔 24 の上端部分で最も大きく、下側ほど次第に小さくなる。

#### 【0025】

次に、図 7 に示すように、側壁 26 の内側に形成された空間を、導電体材料、例えばアルミニウムで埋めることによりヒューズとなる導電体 28 を形成する。導電体 28 は、その下端において第 1 の導電体層 16 と接続されている。

#### 【0026】

次に、図 8 に示すように、第 2 の導電体層 20 を形成する。第 2 の導電体層 20 は、その下面において導電体 28 と接続されている。

次に、図 1 に示すように、第 3 の絶縁体層 32 を形成する。

#### 【0027】

ヒューズとなる導電体 28 の形状は、空間 38 の形状と同じであり、その横断面積は、貫通孔 24 の横断面積よりも小さい。従って、露光の解像度などで限界付けられる貫通孔 24 の最小寸法よりも小さい断面積を有するヒューズを得ることができる。

#### 【0028】

上記の例のように、側壁 26 を 2 層で形成し、貫通孔 24 の側面に接する第 1 層 28 を窒化珪素膜で形成すると、溶断により導電体例えばアルミニウムが溶断したとき、その成分が拡散するが、これを窒化珪素膜で止めることができる。

#### 【0029】

なお、上記の実施の形態で、ヒューズ 32 となる導電体材料と、第 2 の導電体層 20 の材料が同じものである場合には、ヒューズ 32 となる導電体材料を貫通孔 24 内の空間に埋める工程と、第 2 の導電体層 20 を形成する工程は一つの連続した工程とすることができる。

#### 【0030】

一方、ヒューズ 32 となる導電体材料と、第 2 の導電体層 20 の材料が異なるものである場合には、ヒューズ 32 となる導電体材料を貫通孔 24 内の空間に埋める工程の後、化

学的機械的研磨（CMP：chemical mechanical polishing）などにより表面を平らにし、かつ空間 3 8 からはみ出している余分のヒューズ材料を除去した後、第 2 の導電体層 2 0 を形成する。

【0 0 3 1】

上記の実施の形態では、側壁 2 6 が、貫通孔 2 4 の上端部分で最も薄く、下側ほど次第に厚くなっており、これに伴い、側壁 2 6 の内側に形成される空間 3 8、従ってそこを埋めることにより形成されるヒューズ 3 2 の横断面積は、上端部が最も小さく、下側ほど小さくなるものであるが、逆に、図 9 に示すように、下側で薄く、上側で厚い側壁 2 6 を形成し、下側で大きく、上側が小さい横断面を有するヒューズ 3 2 を形成することとしても良い。例えば、下端部分（基板 1 0 に最も近い部分）で最も薄く、上側ほど（基板 1 0 から遠ざかるほど）厚くなる側壁 2 6 を形成し、下端部で最も大きく、上側ほど小さくなる横断面を有するヒューズ 3 2 を形成することとしても良い。このようにすれば、ヒューズの溶断が一層容易となる。

図 9 に示す側壁 2 6 の第 2 層 3 0 を構成する酸化珪素の膜は、 $\text{SiH}_4$  と  $\text{O}_2$  をガスとした A P - C V D（常圧 C V D）で形成することができる。

【0 0 3 2】

なお、上記の実施の形態では、ヒューズ 3 2 を構成する導電体がアルミニウムで形成されているが、アルミニウムを主成分とする合金でもよく、銅（Cu）、チタニウム（Ti）、タンゲステン（W）またはこれらを主成分とする合金でもよい。

【図面の簡単な説明】

【0 0 3 3】

【図 1】本発明の一実施の形態の製造方法により形成された半導体装置を示す断面図である。

【図 2】本発明の一実施の形態の製造方法において、第 2 の絶縁体層を形成した状態を示す断面図である。

【図 3】本発明の一実施の形態の製造方法において、レジストパターンを形成した状態を示す断面図である。

【図 4】本発明の一実施の形態の製造方法において、第 2 の絶縁体層に貫通孔を形成した状態を示す断面図である。

【図 5】本発明の一実施の形態の製造方法において、貫通孔に側壁の第 1 層を形成した状態を示す断面図である。

【図 6】本発明の一実施の形態の製造方法において、貫通孔に側壁の第 2 層を形成した状態を示す断面図である。

【図 7】本発明の一実施の形態の製造方法において、貫通孔の側壁の内側の空間を導電体で埋めた状態を示す断面図である。

【図 8】本発明の一実施の形態の製造方法において、第 2 の導電体層を形成した状態を示す断面図である。

【図 9】側壁の異なる例を示す断面図である。

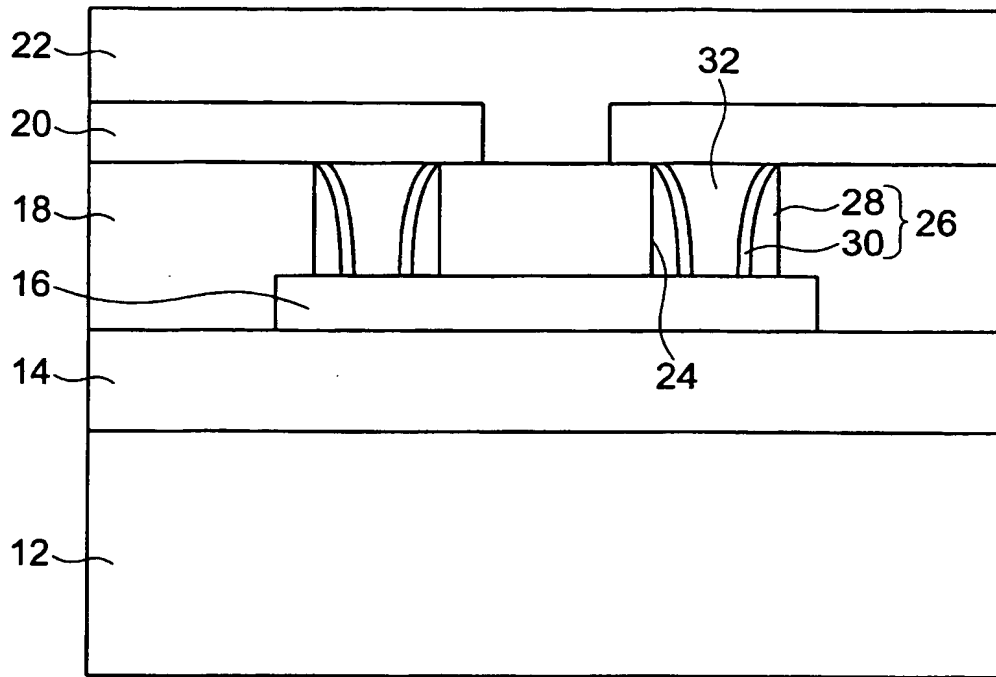
【符号の説明】

【0 0 3 4】

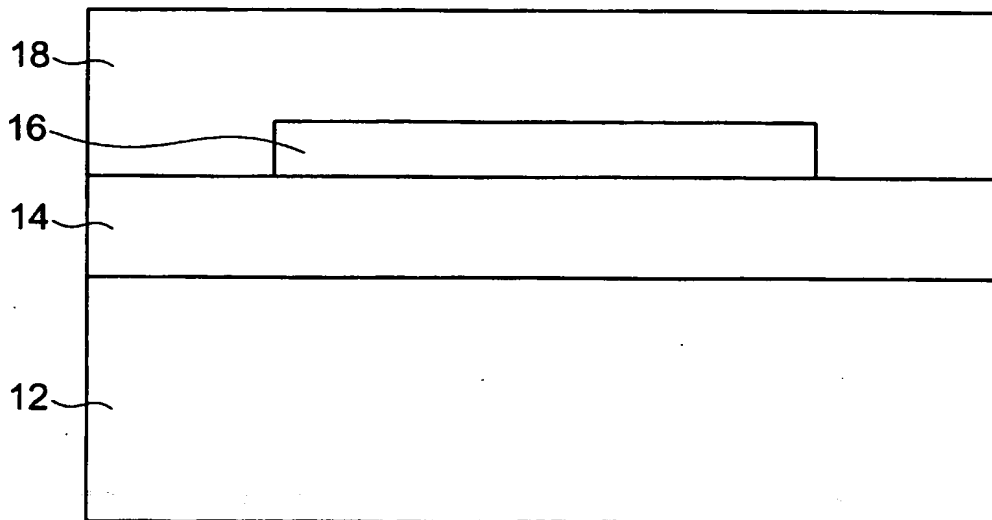
1 2 基板、 1 4 第 1 の絶縁体層、 1 6 第 1 の導電体層、 1 8 第 2 の絶縁体層、 2 0 第 2 の導電体層、 2 2 第 3 の絶縁体層、 2 4 貫通孔、 2 6 側壁、 2 8 第 1 層、 3 0 第 2 層、 3 2 ヒューズ。



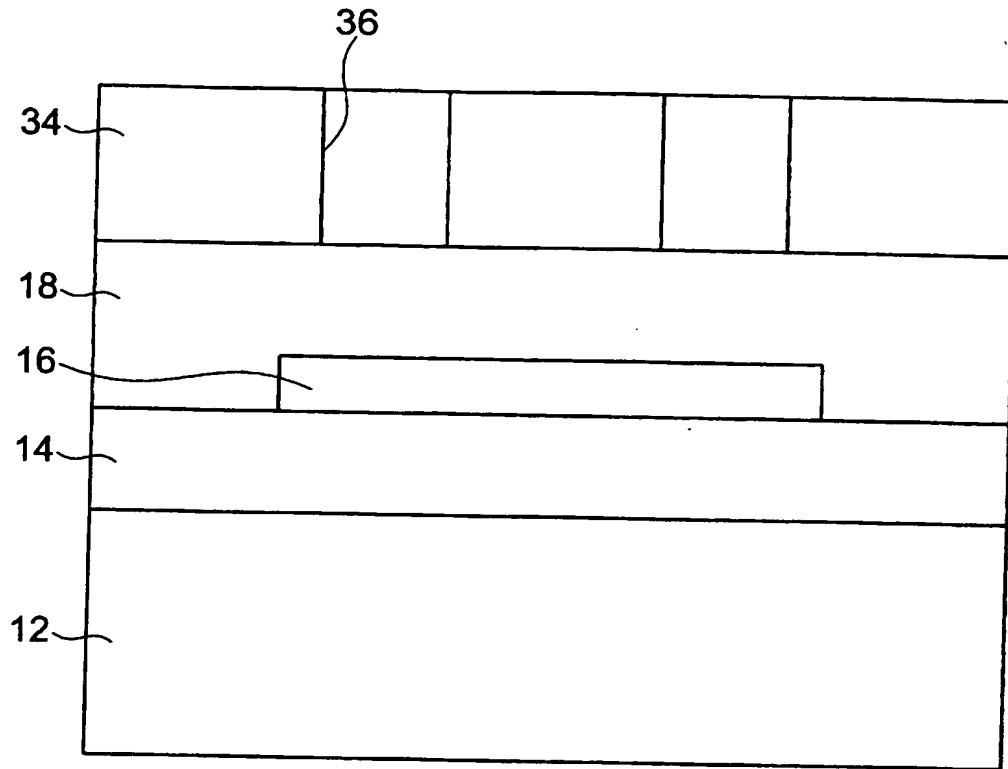
【書類名】 図面  
【図 1】



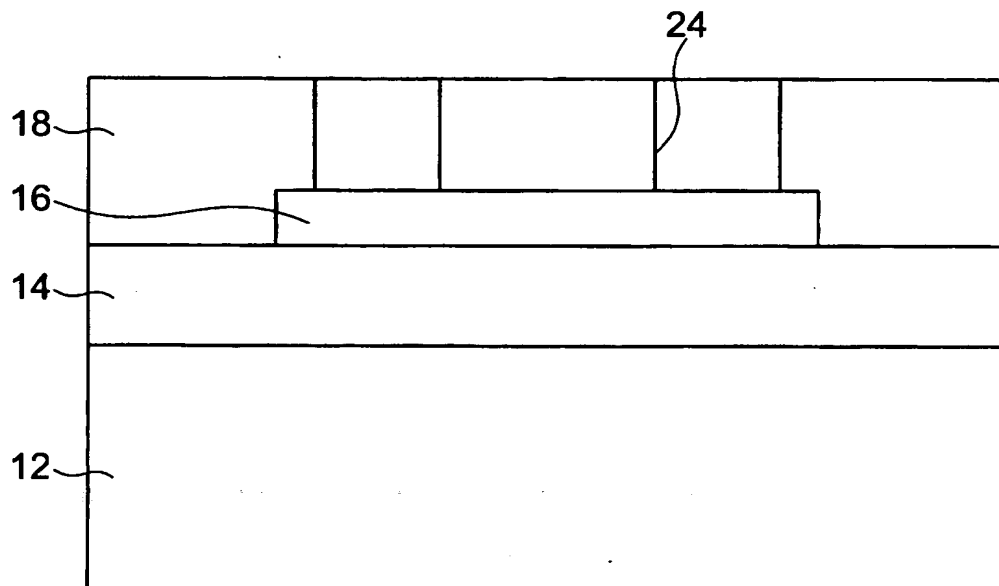
【図 2】



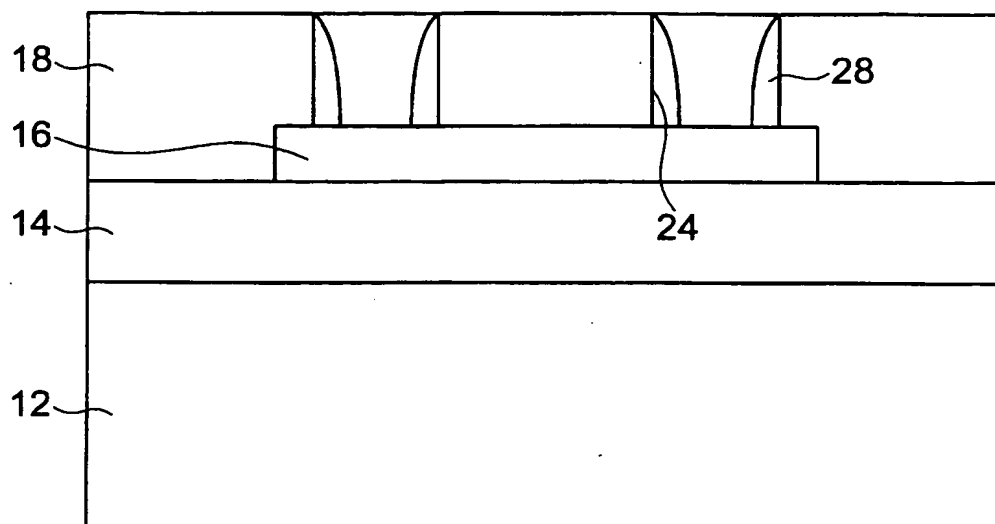
【図 3】



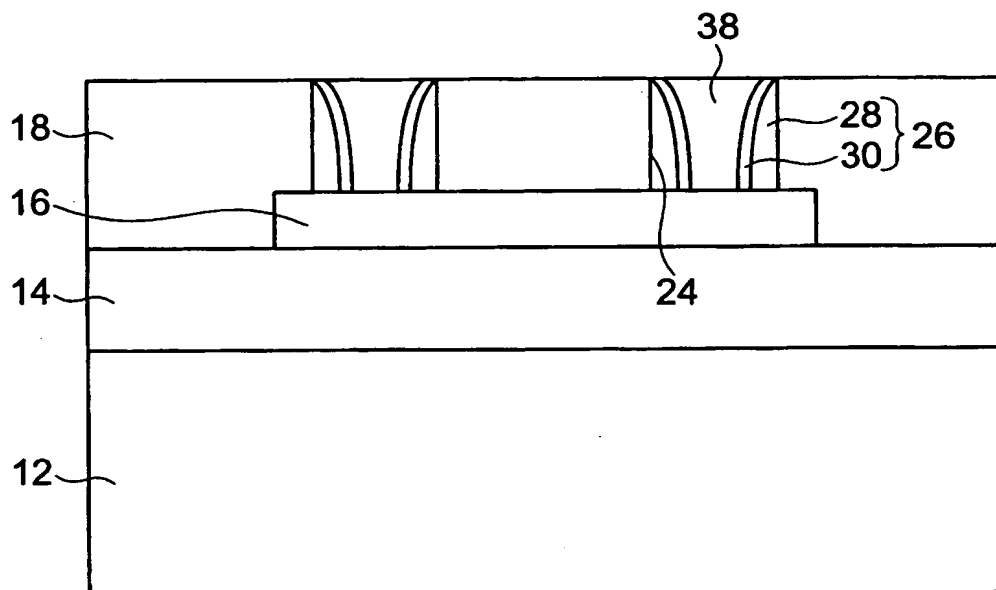
【図 4】



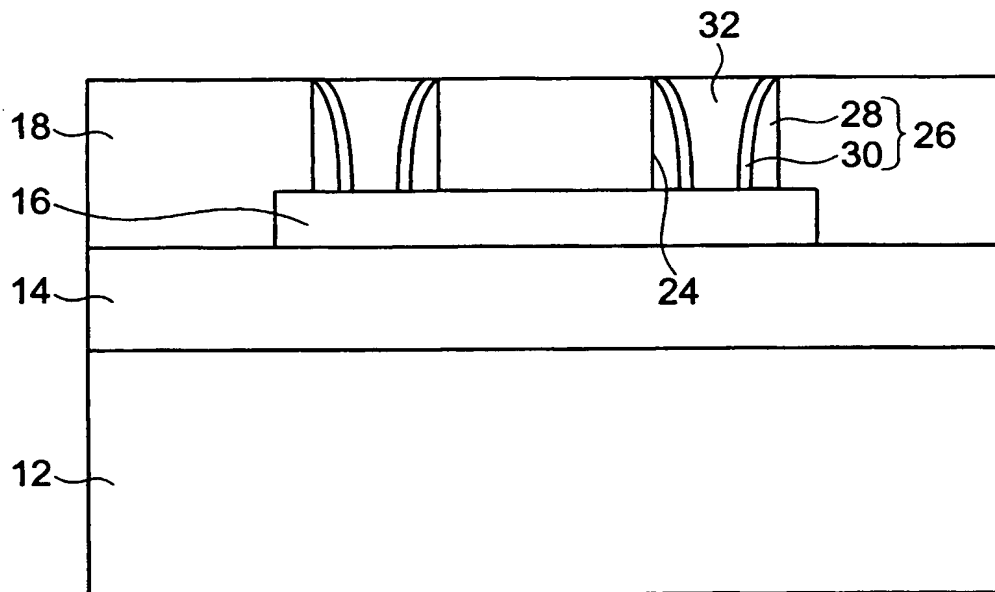
【図 5】



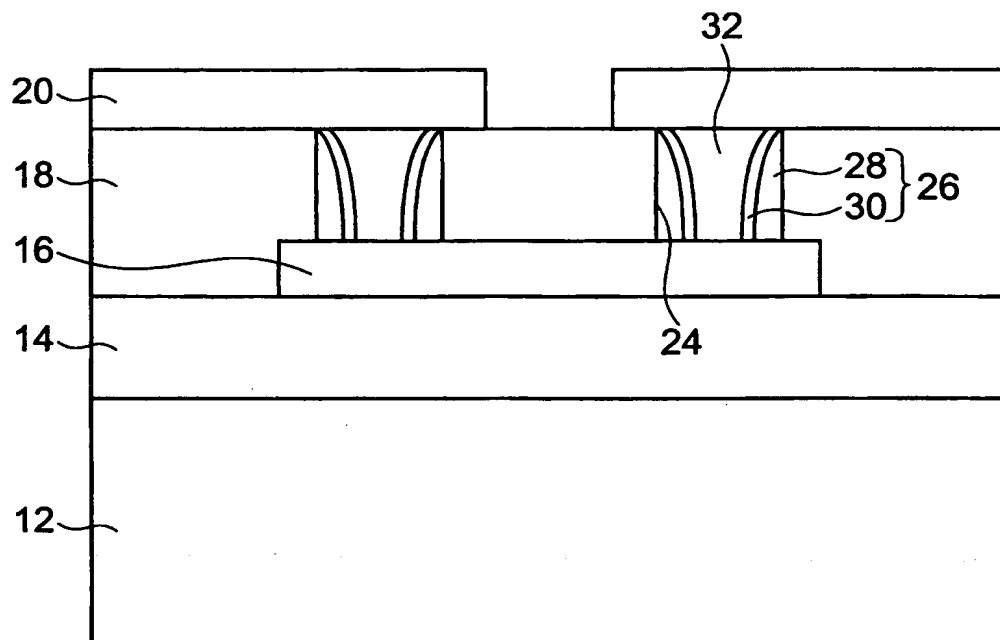
【図 6】



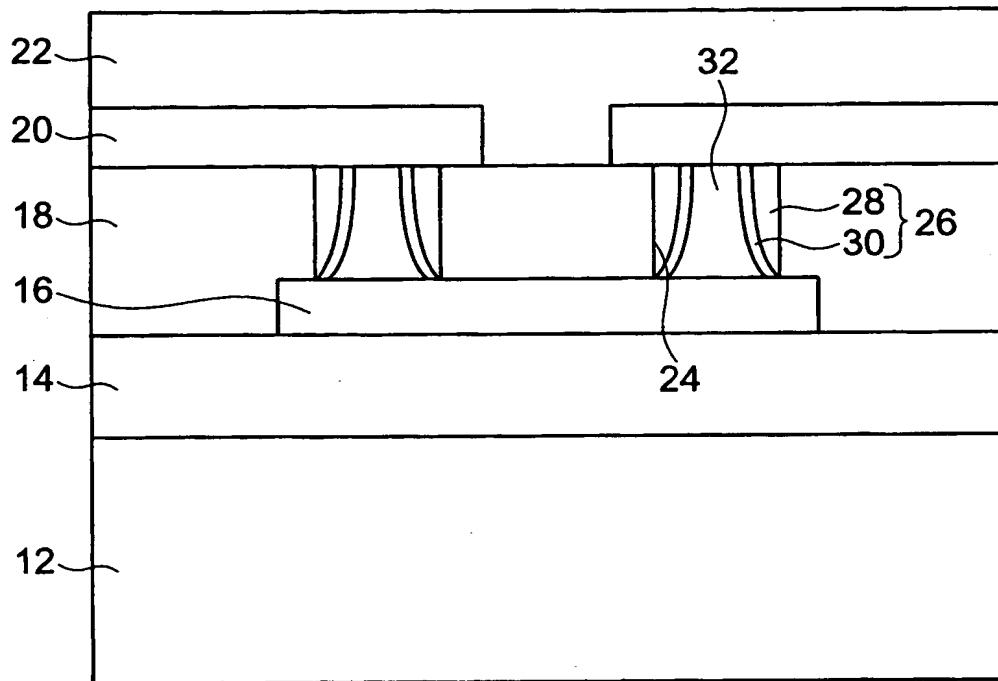
【図 7】



【図 8】



【図 9】



## 【書類名】 要約書

## 【要約】

【課題】 半導体装置のヒューズの断面積を小さくし、したがって、ヒューズに接続される配線の断面乃至線幅を小さくすることができるようにする。

【解決手段】 半導体装置の絶縁体層 18 を縦に貫通する導電性材料 32 からなるヒューズの製造方法であって、絶縁体層 18 を縦に貫通する孔 24 を形成し、孔 24 の壁面に側壁 26 を形成し、側壁 26 が形成された孔 24 を導電性材料 32 で埋める。側壁 26 は、基板 12 側が最も薄く、基板 12 から遠ざかるにつれ次第に大きくなるものであるのが望ましい。側壁 26 は、孔 24 の内面上に形成され、窒化珪素で形成された第 1 層 28 と、第 1 層の内側に形成され、酸化珪素で形成された第 2 層 30 とで構成されるのが望ましい。

【選択図】 図 1

特願 2003-340161

出願人履歴情報

識別番号

[000000295]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住 所

東京都港区虎ノ門1丁目7番12号

氏 名

沖電気工業株式会社

特願 2 0 0 3 - 3 4 0 1 6 1

出 願 人 履 歴 情 報

識別番号

[ 5 9 1 0 4 8 1 6 2 ]

- |          |                         |
|----------|-------------------------|
| 1. 変更年月日 | 1 9 9 1 年    3 月 1 1 日  |
| [変更理由]   | 新規登録                    |
| 住 所      | 宮城県黒川郡大衡村沖の平 1 番地       |
| 氏 名      | 宮城沖電気株式会社               |
|          |                         |
| 2. 変更年月日 | 2 0 0 2 年    7 月    4 日 |
| [変更理由]   | 住所変更                    |
| 住 所      | 宮城県黒川郡大衡村沖の平 1 番        |
| 氏 名      | 宮城沖電気株式会社               |